

1  
明 細 書

回路装置およびその製造方法

技術分野

5 本発明は回路装置およびその製造方法に関し、特に、放熱性が考慮された回路装置およびその製造方法に関するものである。

背景技術

第10図を参照して、例えば、特開平6-177295号公報（第4頁、  
10 第1図）に示すような、従来の混成集積回路装置の構成を説明する。第10  
図（A）は混成集積回路装置100の斜視図であり、第10図（B）は第1  
0図（A）のX-X'線に於ける断面図である。

従来の混成集積回路装置100は次のような構成を有する。矩形の基板1  
06と、基板106の表面に設けられた絶縁層107と、この絶縁層107  
15 上に形成された導電パターン108と、導電パターン108上に固着された  
回路素子104と、回路素子104と導電パターン108とを電気的に接続  
する金属細線105と、導電パターン108と電気的に接続されたリード1  
01とで、混成集積回路装置100は構成されている。更に、混成集積回路  
装置100は全体が封止樹脂102で封止されている。

20 しかしながら、上述したような混成集積回路装置100では、絶縁層10  
7の表面に電気回路が構成されていたため、回路素子104と基板106と  
は絶縁層107により熱的に分離されていた。従って、回路素子104から  
放出される熱の放熱性に問題があった。この絶縁層107を薄くすることに  
より、放熱性を向上させることができるが、耐圧性を確保するためには絶縁  
25 層107は所定の厚さ以上に形成する必要性がある。具体的には、絶縁層1  
07の厚さは数百μm程度が必要となる。一方、絶縁層107自体の熱抵抗  
を向上させるために無機フィラーが充填されているものの、絶縁層107を

介した熱の放熱には限界があった。

本発明は、上記した問題を鑑みて成されたものである。本発明の主な目的は、所定の耐圧性を確保しつつ放熱性に優れた回路装置およびの製造方法を提供することにある。

5 本発明の回路装置は、回路基板と、前記回路基板の表面に形成された絶縁層と、前記絶縁層の表面に形成された導電パターンと、前記導電パターンと電気的に接続された回路素子とを具備し、部分的に突出して前記絶縁層に埋め込まれる突出部を前記回路基板の表面に設けることを特徴とする。

更に本発明の回路装置は、前記突出部と前記導電パターンとを直に接触させることを特徴とする。

更に本発明の回路装置は、前記突出部と前記導電パターンとの間に前記絶縁層を介在させることを特徴とする。

更に本発明の回路装置は、前記回路素子が配置される前記導電パターンの下方に対応する前記回路基板の表面に前記突出部を設けることを特徴とする。

15 更に本発明の回路装置は、前記回路基板は、銅を主体とする金属から成ることを特徴とする。

更に本発明の回路装置は、前記突出部を柱状に設けることを特徴とする。

更に本発明の回路装置は、前記回路素子として裏面に端子を有さない半導体素子を採用し、前記半導体素子が固着される前記導電パターンの下方に対応する領域の前記回路基板の表面に前記突出部を設け、前記半導体素子が固着される前記導電パターンと前記突出部とを直に接触させることを特徴とする。

更に本発明の回路装置は、前記突出部の上方に位置する前記導電パターンの裏面に凸部を設け、前記凸部を前記絶縁層に埋め込むことを特徴とする。

25 本発明の回路装置の製造方法は、回路基板の表面に絶縁層を介して導電パターンおよび回路素子から成る電気回路を形成する回路装置の製造方法において、部分的に突出する突出部を前記回路基板の表面に設け、前記突出部を

前記絶縁層に埋め込むことを特徴とする。

更に本発明の回路装置の製造方法は、回路基板の表面に部分的に突出する突出部を設ける工程と、前記突出部が埋め込まれるように前記回路基板の表面を被覆する絶縁層を介して前記回路基板に導電箔を密着させる工程と、前記導電箔をパターニングすることにより導電パターンを形成する工程と、前記導電パターンと回路素子とを電気的に接続する工程とを具備することを特徴とする。  
5

更に本発明の回路装置の製造方法は、エッチングにより前記突出部を形成することを特徴とする。

10 更に本発明の回路装置の製造方法は、1つの前記導電パターンに対応する領域に複数個の前記突出部を設けることを特徴とする。

更に本発明の回路装置の製造方法は、前記突出部の上面を平坦に形成して、前記突出部と前記導電パターンとの間に前記絶縁層を介在させることを特徴とする。

15 更に本発明の回路装置の製造方法は、前記突出部の側面は曲面に形成されることを特徴とする。

### 発明の開示

本発明によれば、回路基板の表面に設けた突出部を絶縁層に埋め込むことにより、絶縁層の表面に形成される導電パターンと回路基板との距離を局所的に短くすることができる。従って、絶縁層による熱抵抗を小さくすることができるので、放熱性を向上させることができ。更に、導電パターンの裏面に突出部を接触させることで、放熱の効果を飛躍的に向上させることができる。また、導電パターンと突出部との間に、絶縁層を構成する樹脂を介在させた状態で両者を接近させることで、絶縁性を確保しつつ両者を接近させることが可能となる。また、突出部を柱状に形成することにより、突出部を絶縁層に埋め込むことを容易にすることが出来る。

### 図面の簡単な説明

第1図（A）は、本発明の混成集積回路装置の斜視図であり、第1図（B）は、本発明の混成集積回路装置の断面図であり、第2図は、本発明の混成集  
5 積回路装置の斜視図であり、第3図（A）は、本発明の混成集積回路装置の断面図であり、第3図（B）は、本発明の混成集積回路装置の断面図であり、  
第3図（C）は、本発明の混成集積回路装置の断面図であり、第4図（A）  
10 は、本発明の混成集積回路装置の断面図であり、第4図（B）は、本発明の混成集積回路装置の断面図であり、第4図（C）は、本発明の混成集積回路  
装置の断面図であり、第5図（A）は、本発明の混成集積回路装置の製造方  
15 法を説明する断面図であり、第5図（B）は、本発明の混成集積回路装置の製造方法を説明する断面図であり、第5図（C）は、本発明の混成集積回路  
装置の製造方法を説明する断面図であり、第5図（D）は、本発明の混成集  
積回路装置の製造方法を説明する断面図であり、第5図（E）は、本発明の  
20 混成集積回路装置の製造方法を説明する断面図であり、第5図（F）は、本  
発明の混成集積回路装置の製造方法を説明する断面図であり、第6図（A）  
は、本発明の混成集積回路装置の製造方法を説明する断面図であり、第6図  
（B）は、本発明の混成集積回路装置の製造方法を説明する断面図であり、  
第6図（C）は、本発明の混成集積回路装置の製造方法を説明する断面図で  
25 あり、第6図（D）は、本発明の混成集積回路装置の製造方法を説明する断  
面図であり、第6図（E）は、本発明の混成集積回路装置の製造方法を説明  
する断面図であり、第6図（F）は、本発明の混成集積回路装置の製造方法  
を説明する断面図であり、第7図（A）は、本発明の混成集積回路装置の製  
造方法を説明する断面図であり、第7図（B）は、本発明の混成集積回路装  
置の製造方法を説明する断面図であり、第7図（C）は、本発明の混成集  
積回路装置の製造方法を説明する断面図であり、第7図（D）は、本発明の混  
成集積回路装置の製造方法を説明する断面図であり、第7図（E）は、本發

明の混成集積回路装置の製造方法を説明する断面図であり、第7図(F)は、本発明の混成集積回路装置の製造方法を説明する断面図であり、第8図(A)は、本発明の混成集積回路装置の製造方法を説明する断面図であり、第8図(B)は、本発明の混成集積回路装置の製造方法を説明する断面図で  
5あり、第9図は、本発明の混成集積回路装置の製造方法を説明する断面図であり、第10図(A)は、従来の混成集積回路装置の斜視図であり、第10図(B)は、従来の混成集積回路装置の断面図である。

#### 発明を実施するための最良の形態

10 第1図を参照して、本発明の混成集積回路装置10の構成を説明する。第1図(A)は混成集積回路装置10の斜視図であり、第1図(B)は第1図(A)のX-X'断面での断面図である。

回路基板16は、金属またはセラミック等から成る基板が放熱の意味で好ましい。また回路基板16の材料としては、金属としてAl、CuまたはFe等を採用可能であり、セラミックとしては $Al_2O_3$ 、AlNを採用することができる。その他にも機械的強度や放熱性に優れるものを回路基板16の材料として採用することが出来る。一例として回路基板16としてAlより成る基板を採用した場合、回路基板16とその表面に形成される導電パターン18とを絶縁させる方法は2つの方法がある。1つは、アルミ基板の表面をアルマイト処理する方法である。もう1つの方法は、アルミ基板の表面に絶縁層17を形成して、絶縁層17の表面に導電パターン18を形成する方法である。また、本形態では、回路基板16の材料として銅を主体とする金属を採用することが好適である。銅は熱伝導性に優れた材料であることから装置全体の放熱性を向上させることが出来る。ここで、銅を回路基板16の材料として採用する場合は、絶縁層17は必須の構成要素となる。

突出部25は、回路基板16の表面を上方に部分的に突出させた部分であり、絶縁層17に埋め込まれている。突出部25の上面と導電パターン18

の裏面との距離は、他の領域に於ける回路基板 16 の表面と導電パターン 18 の裏面よりも接近している。従って、突出部 25 が形成された領域では、絶縁層 17 による熱抵抗が小さいので、回路基板 16 を介した放熱を積極的に行うことが出来る。また、突出部 25 の上端部は、導電パターン 18 の裏面に接触しても良いし、接触しなくても良い。突出部 25 の形状の詳細等については、後述する。また、半導体素子 14A 等の発熱を伴う素子の下方に對応する領域に、突出部 25 を設けることが好適である。斯かる構成により、半導体素子 14A から発生する熱を効率よく外部に放出することが出来る。

回路素子 14 は導電パターン 18 上に固着され、回路素子 14 と導電パターン 18 とで所定の電気回路が構成されている。回路素子 14 としては、トランジスタやダイオード等の能動素子や、コンデンサや抵抗等の受動素子が採用される。また、パワー系の半導体素子等の発熱量が大きいものは、金属より成るヒートシンクを介して回路基板 16 に固着されても良い。ここで、フェイスアップで実装される能動素子等は、金属細線 15 を介して、導電パターン 18 と電気的に接続される。

回路素子 14 の具体例としては、LSIチップ、コンデンサ、抵抗等である。LSIチップは、Siチップ裏面がGNDまたはフローティングにより、接着剤が區別される。GNDの場合は、回路素子 14 はロウ材または導電ペーストで固着され、ボンディングパットとの接続は、フェイスアップまたはダウンにより、金属細線またはロウ材等が採用される。更に、半導体素子 14A としては、大きな電流を制御するパワー系のトランジスタ、例えばパワーMOS、GBT、IGBT、サイリスタ等を採用することができる。またパワー系のICも該当する。近年、チップもサイズが小さく薄型で高機能なため、発生する熱量は増大している。例えば、コンピューターを制御するCPU等がその一例である。

導電パターン 18 は銅等の金属から成り、基板 16 と絶縁して形成される。また、リード 11 が導出する辺に、導電パターン 18 からなるパッドが形成

される。リードは、片側導出で説明しているが、少なくとも一側辺から導出されていれば良い。更に、導電パターン18は、絶縁層17を接着剤として、回路基板16の表面に接着されている。

絶縁層17は、回路基板16の表面全域に形成されて、導電パターン18の裏面と回路基板16の表面とを接着させる働きを有する。また、絶縁層17は、アルミナなどの無機フィラーを樹脂に高充填させたものであり、熱伝導性に優れたものと成っている。導電パターン18の下端と回路基板16の表面との距離は、耐圧によりその厚みが変化するが、だいたい $50\mu\text{m}$ から数百 $\mu\text{m}$ 程度以上が好ましい。

リード11は、回路基板16の周辺部に設けられたパッドに固着され、例えば外部との入力・出力を行う働きを有する。ここでは、一辺に多数個のリード11が設けられている。リード11とパッドとの接着は、半田(ロウ材)等の導電性接着剤を介して行われている。

封止樹脂12は、熱硬化性樹脂を用いるトランスマーモールド、または、熱可塑性樹脂を用いるインジェクションモールドにより形成される。ここでは、回路基板16およびその表面に形成された電気回路を封止するように封止樹脂12が形成され、回路基板16の裏面は封止樹脂12から露出している。更にまた、モールドによる封止以外の封止方法も本形態の混成集積回路装置に適用可能であり、例えば、樹脂のポッティングによる封止、ケース材による封止、等の周知の封止方法を適用させることが可能である。第1図(B)を参照して、回路基板16表面に載置された回路素子14から発生する熱を好適に外部に逃がすために、回路基板16の裏面は封止樹脂12から外部に露出している。また装置全体の耐湿性を向上させるために、回路基板16の裏面も含めて封止樹脂12により全体を封止することもできる。

第2図の斜視図を参照して、回路基板16の表面に形成される導電パターン18の具体的形状の一例を説明する。同図では、全体を封止する樹脂を省いて図示している。

同図を参照して、導電パターン18は、回路素子14が実装されるボンディングパッドの部分と、リード11が固着されるパッド18Aと、各パッドを連結する配線部等とを構成している。本形態では、半導体素子14Aの下方に対応する領域の回路基板16に、突起部25を形成することが出来る。  
5 また、他の回路素子14の放熱性が問題になるならば、その素子の下方に対応する領域の回路基板16の表面に突起部25を形成することもできる。

第3図を参照して、突出部25が設けられる箇所の詳細を説明する。第3図(A)から第3図(C)は、各形態の突起部25の形状を示している。

第3図(A)を参照して、突出部25は、半導体素子14Aの下方に対応する領域の、回路基板16の表面に形成されている。そして、突出部25の上端部と導電パターン18の裏面とは離間している。また、突出部25と導電パターン18との間には絶縁層17を構成する樹脂が介在している。即ち、導電パターン18と回路基板16とは導通していない。この構成により、半導体素子14Aから発生する熱を突出部25を介して外部に放散させつつ、  
15 半導体素子14Aが載置された導電パターン18と回路基板16との絶縁を確保することが出来る。ここで、半導体素子14Aとしては、裏面に電極を有する素子を採用することができる。具体的には、裏面にドレイン電極を有するパワートランジスタを、半導体素子14Aとして採用することが出来る。突出部25の上面の平坦面にすることで、突出部25と導電パターン18と  
20 が接触してしまうのを抑止することができる。

突出部25の上端部と導電パターン18の裏面との距離は、耐圧性が確保できる範囲で接近させることが好ましい。また、両者の距離を、絶縁層17に含まれるフィラーよりも大きくすることで、突出部25と導電パターン18との間にフィラーが介在され、放熱性を向上させることが可能となる。

25 第3図(B)を参照して、突出部25の最上部は、半導体素子14Aが上部に載置された導電パターン18の裏面に当接している。突出部25が導電パターン18の裏面に直に当接することにより、半導体素子14Aから発生

する熱を更に積極的に外部に放出させることが可能となる。このような構成の場合は、裏面に電極を有さない半導体素子を半導体素子 14A として採用することが出来る。更に、突出部 25 を介して回路基板 16 を接地電位と接続することも可能である。また、同図に示す状態でも、絶縁性の接着剤を介して半導体素子 14A の固着を行うことで、半導体素子 14A と回路基板 16 とを絶縁させることが出来る。

第 3 図 (C) を参照して、複数個の柱状の突出部 25 が形成され、突出部 25 の上端部と導電パターン 18 の裏面とは直に当接している。ここでは、各々の突出部 25 は、上端が切り取られた円錐状の形状を有している。この形状は、エッチャントを用いたウェットエッチングを行うことにより得られる。更に、1 つの導電パターン 18 の下方に、複数個の突出部 25 が形成されている。このように、突出部 25 を柱状にすることにより、突出部 25 の絶縁層への埋め込みを容易にすることが出来る。また、突出部 25 の上端部と導電パターン 18 との接触をより確実に行うことも出来る。

第 4 図を参照して、突出部 25 が設けられる箇所の詳細を説明する。第 4 図 (A) から第 4 図 (C) は、各形態の突起部 25 と導電パターン 18 との関連構成を示している。これらの図では、半導体素子 14A が載置される導電パターン 18 の裏面に凸部 22 が設けられている。

第 4 図 (A) を参照して、半導体素子 14A が載置される導電パターン 18 には、下方に突出して絶縁層 17 に埋め込まれる凸部 22 が形成されている。凸部 22 に対応した箇所の回路基板 16 の表面には突出部 25 が形成されている。そして、凸部 22 と突出部 25 とが接近することで、半導体素子 14A から発生する熱を効率的に外部に放出することが出来る。

導電パターン 18 が部分的に絶縁層 17 に埋め込まれることによるメリットを説明する。先ず、導電パターン 18 の下面が回路基板 16 の表面に接近するので、装置内部で発生する熱を、導電パターン 18 および絶縁層 17 を介して外部に放出させることができる。本形態では、フィラーが高充填され

た絶縁層 17 を用いている。また、放熱性の向上のためには、耐圧性を確保出来る範囲で絶縁層 17 は薄い方がよい。従って、導電パターン 18 を部分的に絶縁層 17 に埋め込む構成にすることで、第導電パターン 18 と回路基板 16 との距離を短くすることが出来る。このことが、装置全体の放熱性 5 の向上に寄与する。

更に、導電パターン 18 を絶縁層 17 に埋め込む構成にすることで、導電パターン 18 の裏面と絶縁層 17 とが接触する面積を大きくすることができる。従って、放熱性を更に向上させることができる。裏面の凸部を立方体に例えれば、実質上面を除いた四面が絶縁層 17 と当接していることになる。 10 よって放熱性の向上が図れることから、ヒートシンクを省いた構成を実現することも可能である。更にまた、導電パターン 18 が部分的に絶縁層 17 に埋め込まれることで、両者の密着性を向上させることができる。従って、導電パターン 18 の剥がれ強度を向上させることができる。他の領域の導電パターン 18 は絶縁層 17 に埋め込まれないので、回路基板 16 との距離を長 15 く確保することが可能になり、大きな寄生容量の発生を抑止することができる。従って、高周波の電気信号を導電パターン 18 に通過させた場合でも、寄生容量により発生する信号の劣化等の防止が可能である。

第 4 図 (B) を参照して、ここでは、凸部 22 の下面と突出部 25 の上面とが直に当接している。従って、半導体素子 14A が載置された導電パターン 18 は、回路基板 16 と導通している。導電パターン 18 に凸部 22 が設けられていることから、突出部 25 が突出する量を小さくすることができる。 20

第 4 図 (C) を参照して、ここでは、柱状の突出部 25 が形成され、突出部 25 の上端部は、凸部 22 の下面に当接している。

次に、第 5 図以降を参照して、上記した混成集積回路装置の製造方法を説明する。先ず、第 5 図を参照して、第 3 図 (A) または第 3 図 (B) に示した断面形状を有する導電パターン 18 の製造方法を説明する。 25

第 5 図 (A) を参照して、回路基板 16 を用意してその表面にレジスト 2

1 をパターニングする。回路基板 1 6 の材料としては、銅を主材料とするもの、Fe-Ni または Al を主材料とする材料を採用することができる。表面に形成されるパターンの機械的支持を行うために回路基板 1 6 の厚みは 1 ~ 2 mm 程度の範囲で選択される。また、回路基板 1 6 の材料として銅を採用した場合は、銅は熱伝導性に極めて優れた材料であるので、放熱の効果を向上させることが出来る。ここでは、レジスト 2 1 は、突出部 2 5 が形成予定の領域の回路基板 1 6 の表面を被覆している。

第 5 図 (B) を参照して、次に、レジスト 2 1 をエッティングマスクとしてウェットエッティングを行う。このエッティングによりレジスト 2 1 により被覆されていない領域の回路基板 1 6 の表面はエッティングされる。そして、レジスト 2 1 で被覆された領域は突出部 2 5 として上方に突出する形状と成る。具体的には、突出部 2 5 が突出する高さは数十 μm から数百 μm 程度にすることができる。本工程が終了した後にレジスト 2 1 は剥離される。

第 5 図 (C) および第 5 図 (D) を参照して、絶縁層 1 7 を介して回路基板 1 6 と導電箔 2 0 とを密着させる。具体的には、突出部 2 5 を絶縁層 1 7 に埋め込むように導電箔 2 0 を回路基板 1 6 に密着される。この密着は真空プレスで行うと、導電箔 2 0 と絶縁層 1 7 との間の空気により発生するボイドを防止することが出来る。また、等方エッティングにより形成される突出部 2 5 の側面は、滑らかな曲面となっている。従って、導電箔 2 0 を絶縁層 1 7 に圧入する際に、この曲面に沿って樹脂が浸入し、未充填部が無くなる。このような突出部 2 5 の側面形状によっても、ボイドの発生を抑止することができる。更に、突出部 2 5 が絶縁層 1 7 に埋め込まれることで、回路基板 1 6 と絶縁層 1 7 との密着強度を向上させることが出来る。

第 5 図 (E) および第 5 図 (F) を参照して、次に、レジスト 2 1 を介してエッティングを行うことで、導電パターン 1 8 を形成する。このエッティングが終了した後に、レジスト 2 1 は剥離される。

第 6 図を参照して、第 3 図 (C) に示す構成の製造方法を説明する。ここ

での導電パターン 18 の形成方法は、第 5 図を参照して説明した形成方法と基本的には同一であるので、相違する箇所を中心に説明する。

先ず、第 6 図 (A) および第 6 図 (B) を参照して、回路基板 16 の表面をレジスト 21 で被覆してからエッティングを行うことで、突出部 25 を形成する。ここでは、離散的にレジスト 21 を形成してエッティングを行うことで、柱状の突出部 25 が複数個形成されている。また、エッティングにより形成される個々の突出部 25 の側面は湾曲面である。

次に、第 6 図 (C) を参照して、絶縁層を介して回路基板 16 と導電箔 20 とを密着させる。本形態では、突出部 25 は柱状に形成されていることから、突出部 25 の絶縁層 17 への埋め込みが容易になる利点がある。また、各突出部 25 の上面の面積が小さいことから、絶縁層 17 を容易に貫通して、導電箔 20 の裏面に突出部 25 の上端部を接触させることが出来る。しかしながら、突出部 25 の上端部が導電箔 20 の裏面に接触しない程度に突出部 25 の埋め込みをおこなうこともできる。

第 6 図 (E) および第 6 図 (F) を参照して、レジスト 21 を導電箔 20 の表面に塗布した後に、導電パターン 18 が形成されるようにレジスト 21 のパターンニングを行う。そして、エッティングを行うことで、各導電パターン 18 を得る。

第 7 図を参照して、第 4 図に示す構成の混成集積回路装置の製造方法を説明する。

先ず、第 7 図 (A) および第 7 図 (B) を参照して、回路基板 16 の表面を部分的にレジスト 21 にて被覆した後に、エッティングを行うことで、突出部 25 を形成する。

次に、第 7 図 (C) および第 7 図 (D) を参照して、絶縁層 17 を介して導電箔 20 と回路基板 16 とを密着させる。ここで、導電箔 20 の下面には、凸部 22 が形成され、この凸部 22 が絶縁層 17 に埋め込まれるように導電箔 20 は回路基板 16 に密着される。ここでは、凸部 22 が設けられる箇所

は、回路基板 16 に設けられる突出部 25 に対応している。密着を行った後は、導電箔 20 の凸部 22 と突出部 25 とが接触しても良い。また、この場合は、凸部 22 の突出量と突出部 25 の突出量とを加算した長さを、絶縁層 17 の厚みと同等にすると好適である。更に、凸部 22 の下端と、突出部 5 25 の上端を離間させて絶縁させてても良い。

次に、第 7 図 (E) および第 7 図 (F) を参照して、所望のパターンを形成するようにレジスト 21 を導電箔 20 の表面にパターニングした後にエッチングを行う。このことにより、導電パターン 18 が形成される。

以降では、導電パターン 18 のパターニングを行った後の工程の詳細を説明する。

第 8 図 (A) を参照して、先ず、半田や導電ペースト等を介して回路素子 14 を導電パターン (アイランド) 18 に固着する。ここでは、1 つの混成集積回路装置を構成する複数のユニット 24 が、1 枚の回路基板 16 に形成され、一括してダイボンディングおよびワイヤボンディングを行うことが出来る。ここでは、能動素子をフェイスダウンで実装しているが必要によりフェイスダウンでも良い。また、発熱を伴う回路素子 14 A は、下方に突出部 25 が形成された導電パターン 18 に固着されている。半導体素子 14 A の裏面が外部と導通する場合は、導電性の接着剤を介して半導体素子 14 A の固着を行うことが出来る。また、半導体素子 14 A の裏面が外部と導通しない場合は、絶縁性の接着剤を介して、半導体素子 14 A の固着が行われる。

第 8 図 (B) を参照して、金属細線 15 を介して半導体素子 14 A と導電パターン 18 との電気的接続を行う。

上記工程が終了した後に、各ユニット 24 の分離を行う。各ユニットの分離は、プレス機を用いた打ち抜き、ダイシング、曲折等により行うことが出来る。その後に、各ユニットの回路基板 16 にリード 11 を固着する。

第 9 図を参照して、各回路基板 16 の樹脂封止を行う。ここでは、熱硬化性樹脂を用いたransformer モールドにより封止が行われている。即ち、

上金型 30A および下金型 30B とから成る金型 30 に回路基板 16 を収納した後に、両金型を当接させることでリード 11 を固定する。そして、キャビティ 31 に樹脂を封入することで、樹脂封止の工程が行われる。以上の工程で、第 1 図に示すような混成集積回路装置が製造される。

## 請 求 の 範 囲

1. 回路基板と、前記回路基板の表面に形成された絶縁層と、前記絶縁層の表面に形成された導電パターンと、前記導電パターンと電気的に接続された回路素子とを具備し、部分的に突出して前記絶縁層に埋め込まれる突出部を前記回路基板の表面に設けることを特徴とする回路装置。  
5
2. 前記突出部と前記導電パターンとを直接接觸させることを特徴とする請求の範囲第1項記載の回路装置。
3. 前記突出部と前記導電パターンとの間に前記絶縁層を介在させることを特徴とする請求の範囲第1項記載の回路装置。  
10
4. 前記回路素子が配置される前記導電パターンの下方に対応する前記回路基板の表面に前記突出部を設けることを特徴とする請求の範囲第1項記載の回路装置。
5. 前記回路基板は、銅を主体とする金属から成ることを特徴とする請求の範囲第1項記載の回路装置。  
15
6. 前記突出部を柱状に設けることを特徴とする請求の範囲第1項記載の回路装置。
7. 前記回路素子として裏面に端子を有さない半導体素子を採用し、前記半導体素子が固着される前記導電パターンの下方に対応する領域の前記回路基板の表面に前記突出部を設け、前記半導体素子が固着される前記導電パターンと前記突出部とを直接接觸させることを特徴とする請求の範囲第1項記載の回路装置。  
20
8. 前記突出部の上方に位置する前記導電パターンの裏面に凸部を設け、前記凸部を前記絶縁層に埋め込むことを特徴とする請求の範囲第1項記載の回路装置。  
25
9. 回路基板の表面に絶縁層を介して導電パターンおよび回路素子から

成る電気回路を形成する回路装置の製造方法において、部分的に突出する突出部を前記回路基板の表面に設け、前記突出部を前記絶縁層に埋め込むことと特徴とする回路装置の製造方法。

10. 回路基板の表面に部分的に突出する突出部を設ける工程と、前記突出部が埋め込まれるように前記回路基板の表面を被覆する絶縁層を介して前記回路基板に導電箔を密着させる工程と、前記導電箔をパターニングすることにより導電パターンを形成する工程と、前記導電パターンと回路素子とを電気的に接続する工程とを具備することと特徴とする回路装置の製造方法。

11. エッティングにより前記突出部を形成することと特徴とする請求の範囲第9項または請求の範囲第10項記載の回路装置の製造方法。

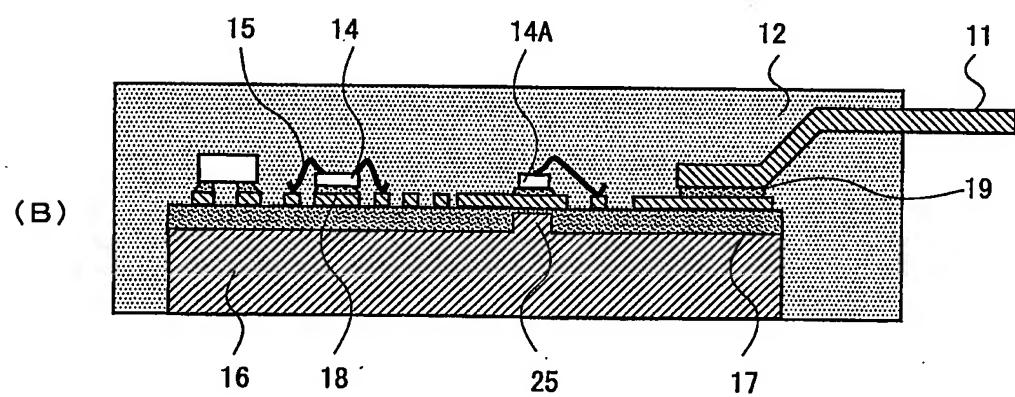
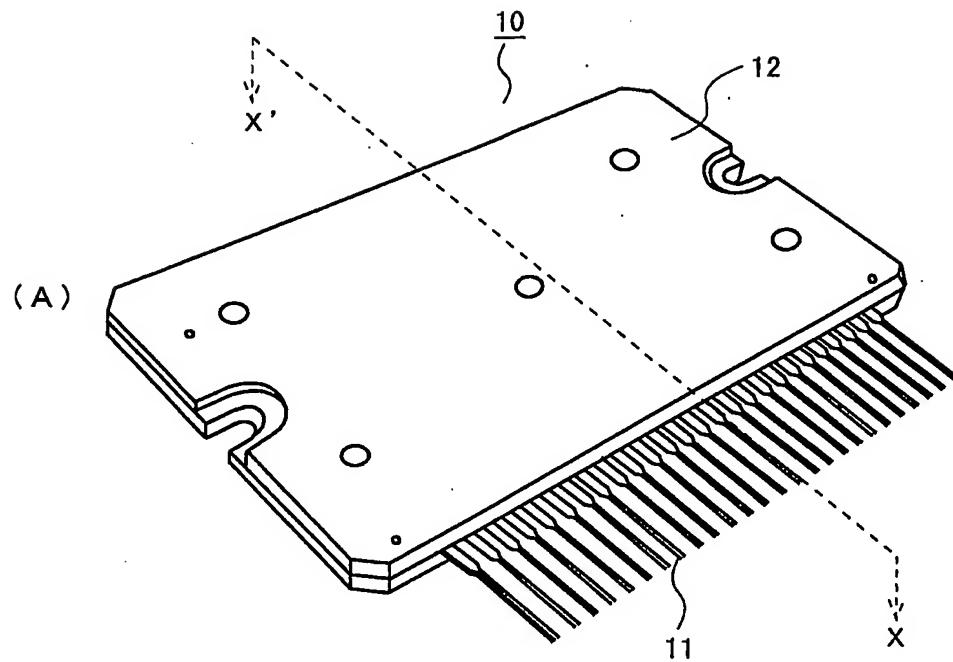
12. 前記突出部を柱状に形成することと特徴とする請求の範囲第9項または請求の範囲第10項記載の回路装置の製造方法。

13. 前記突出部の上面を平坦に形成して、前記突出部と前記導電パターンとの間に前記絶縁層を介在させることと特徴とする請求の範囲第9項または請求の範囲第10項記載の回路装置の製造方法。

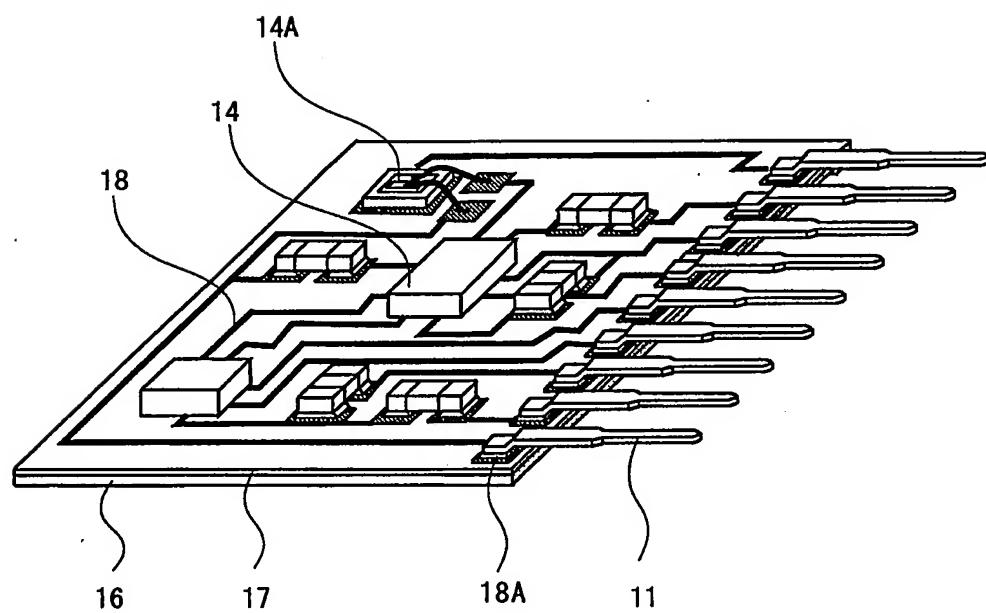
14. 前記突出部の側面は曲面に形成されることと特徴とする請求の範囲第9項または請求の範囲第10項記載の回路装置の製造方法。

1/11

第1図

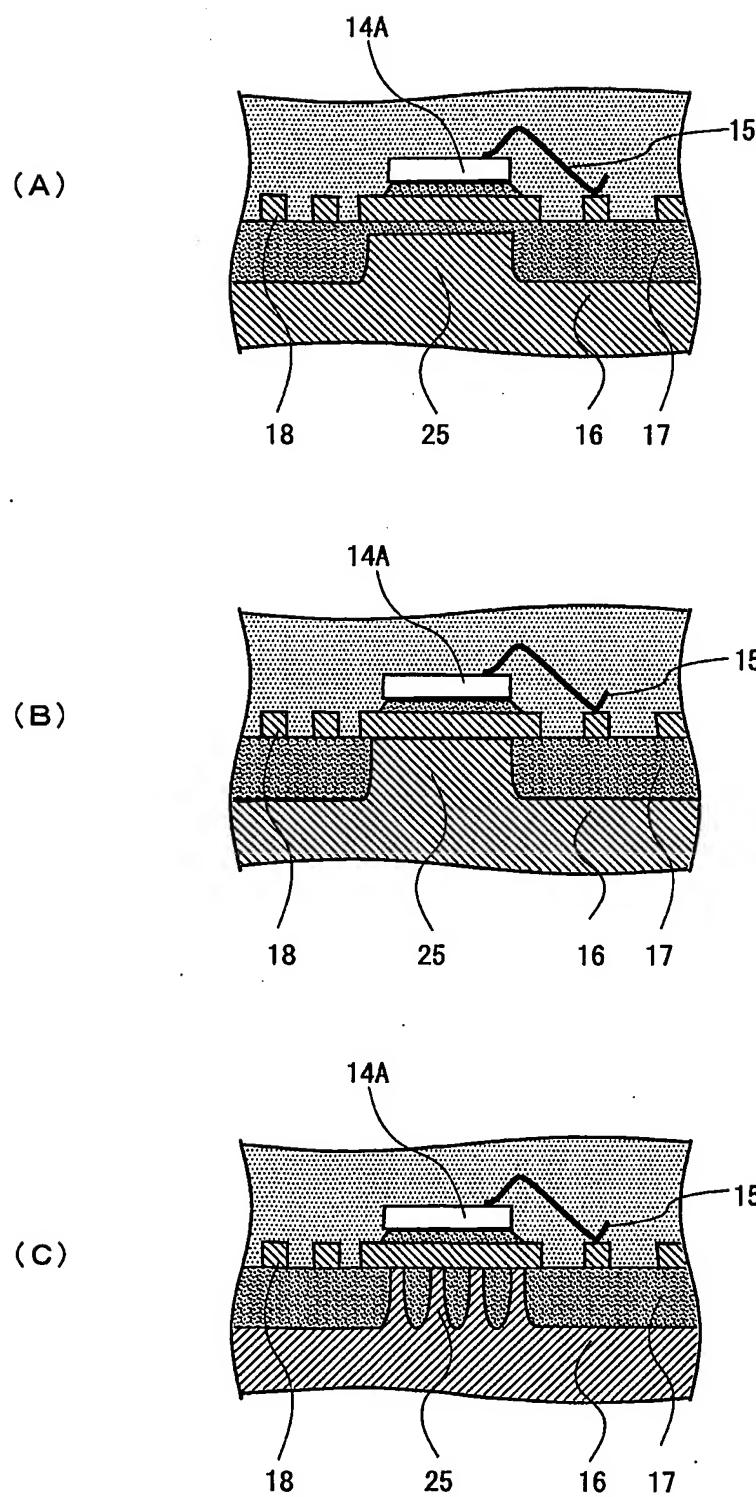


第2図



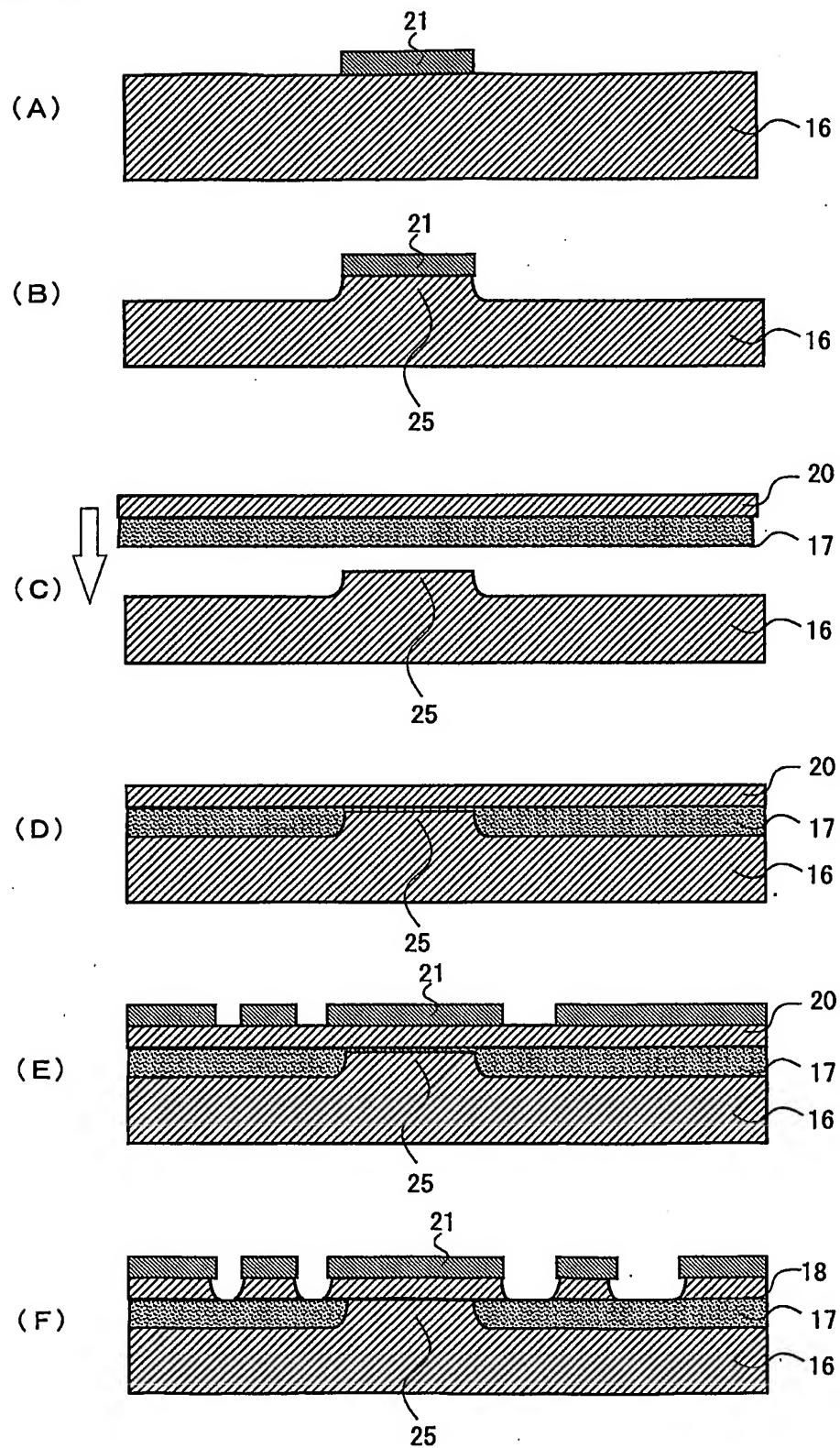
3/11

第3図



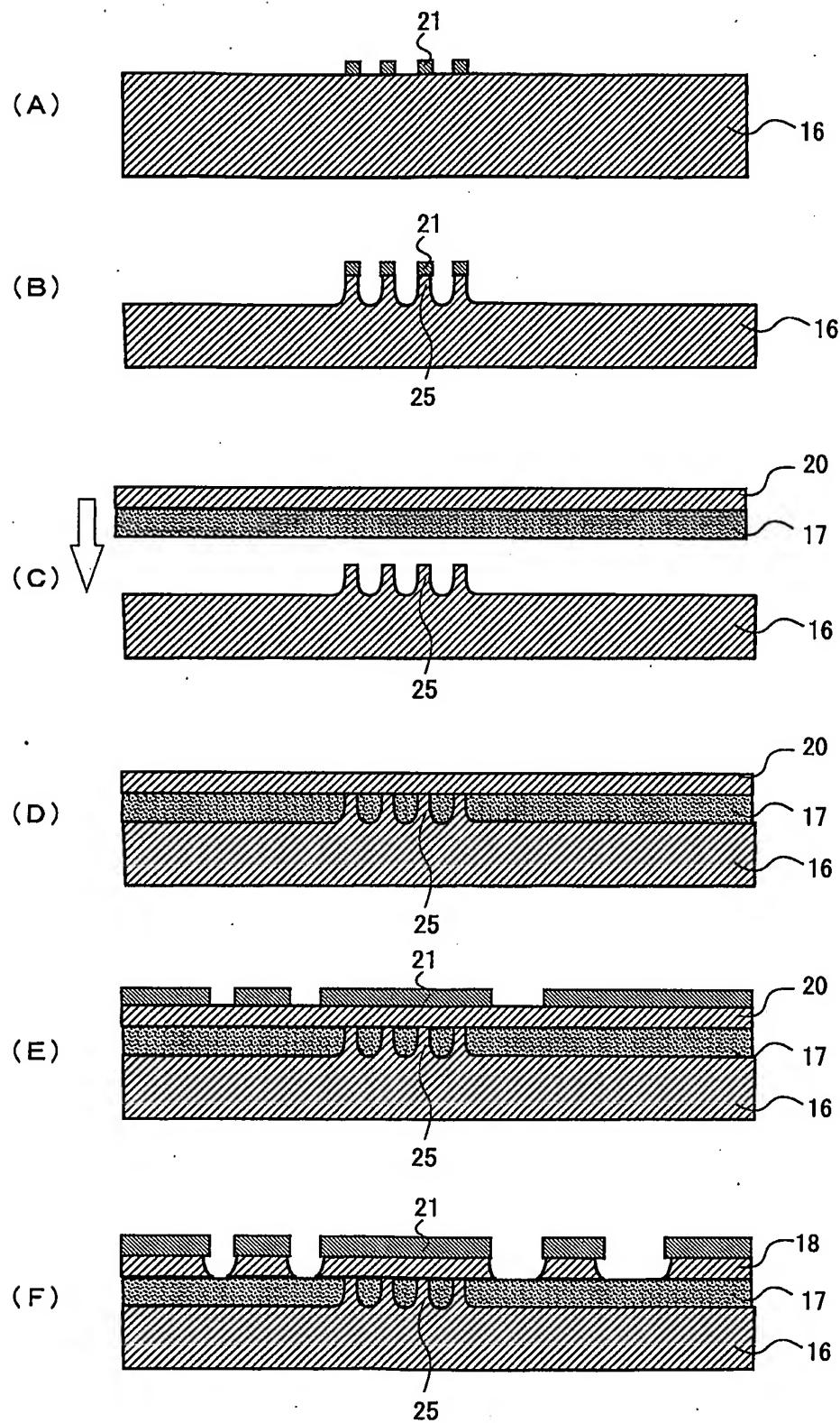
5/11

第5図



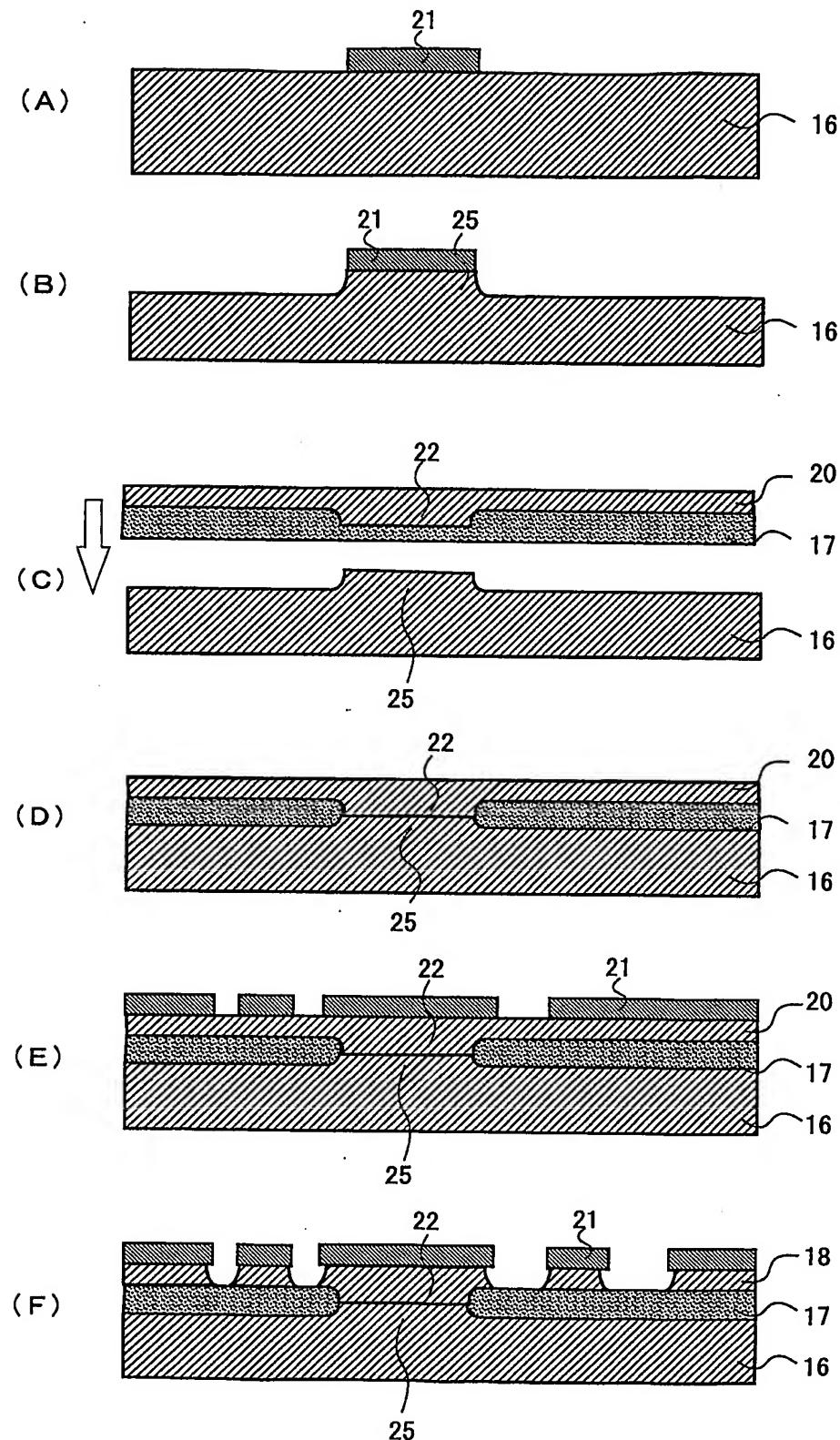
6/11

第6図

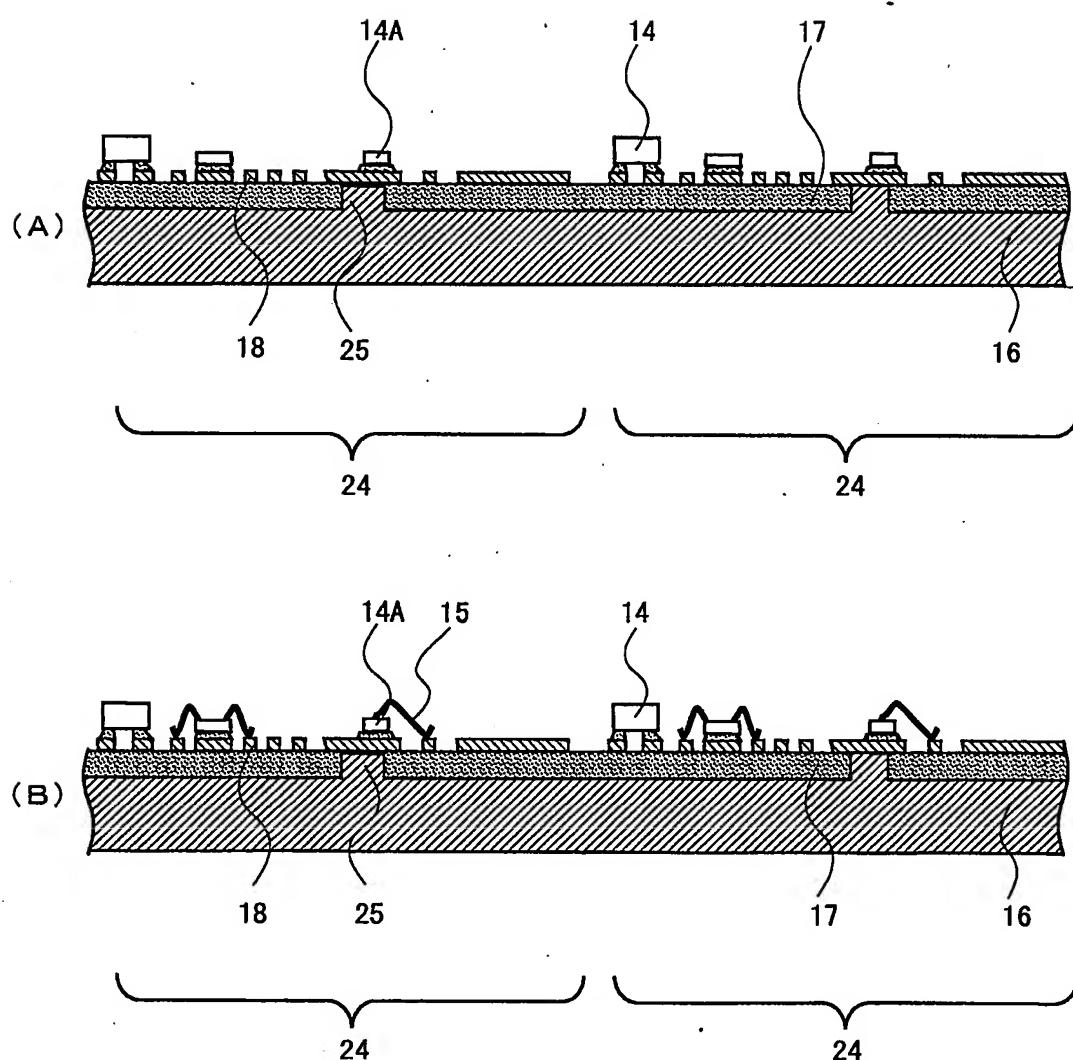


7/11

第7図

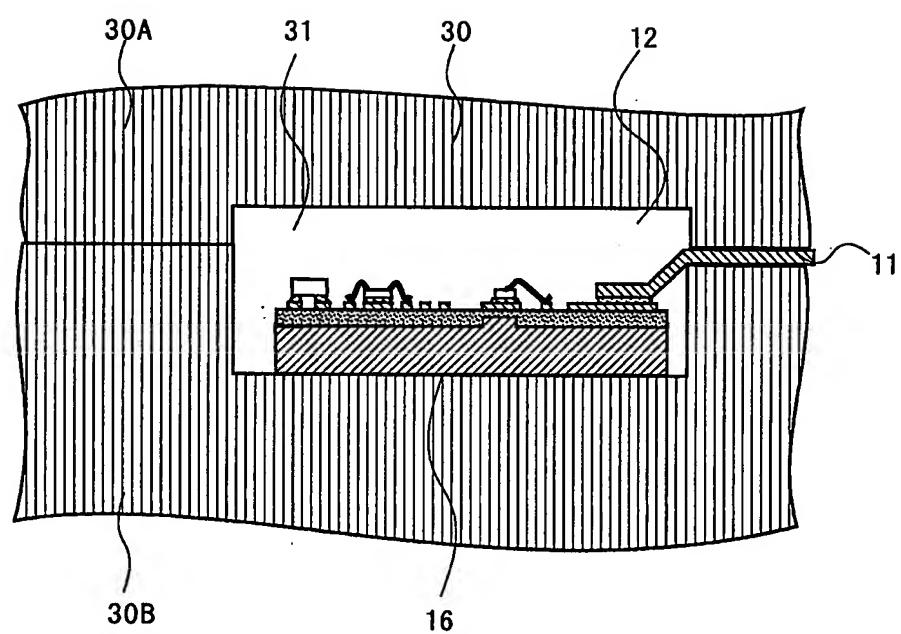


第8図



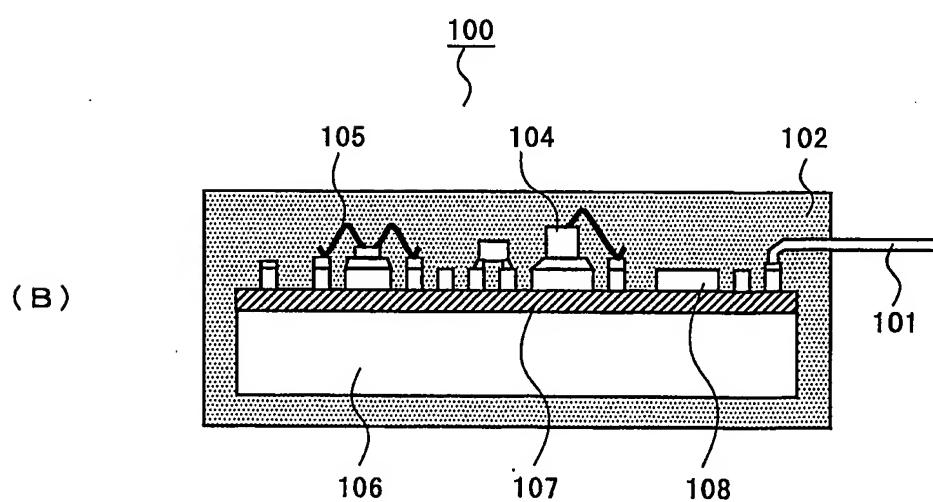
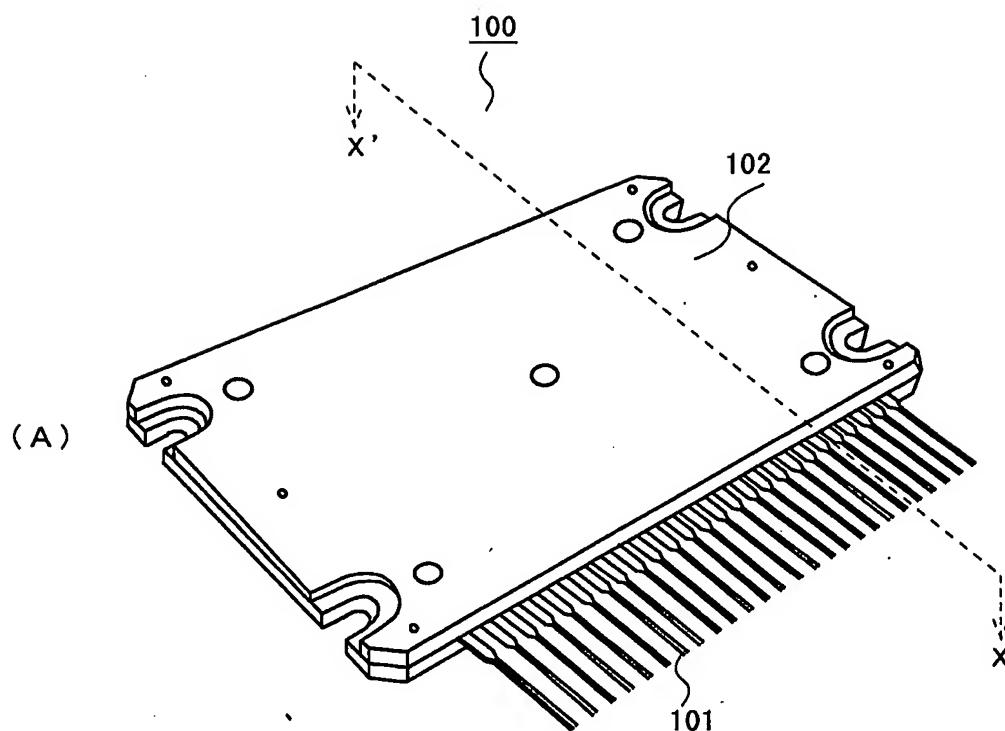
9/11

第9図



10/11

第10図



11/11

1 0	混成集積回路装置	2 4	ユニット
1 1	リード	2 5	突出部
1 2	封止樹脂	3 0	金型
1 4	回路素子	3 0 A	上金型
1 4 A	半導体素子	3 0 B	下金型
1 5	金属細線	3 1	キャビティ
1 6	回路基板	1 0 0	混成集積回路装置
1 7	絶縁層	1 0 1	リード
1 8	導電パターン	1 0 2	封止樹脂
1 8 A	パッド	1 0 4	回路素子
1 9	ロウ材	1 0 5	金属細線
2 0	導電箔	1 0 6	基板
2 1	レジスト	1 0 7	絶縁層
2 2	凸部	1 0 8	導電パターン

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006232

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl <sup>7</sup> H05K1/05, H05K1/02, H05K3/44, H01L23/12, H01L23/36

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H05K1/05, H05K1/02, H05K3/44, H01L23/12, H01L23/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 7-307533 A (Kabushiki Kaisha Oke Purinto), 21 November, 1995 (21.11.95), Par. Nos. [0010] to [0012]; Fig. 1 (Family: none)	1-2, 7
Y		3-6, 8-14
X	JP 2002-280686 A (Nippon Avionics Co., Ltd.), 27 September, 2002 (27.09.02), Fig. 1 (Family: none)	1-2, 7
Y	JP 4-359586 A (NEC Corp.), 11 December, 1992 (11.12.92), Fig. 1 (Family: none)	3-6, 8-14
		3, 13

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
20 June, 2005 (20.06.05)Date of mailing of the international search report  
05 July, 2005 (05.07.05)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## 発明の属する分野の分類(国際特許分類(IPC))

Int.Cl.<sup>7</sup> H05K1/05, H05K1/02, H05K3/44, H01L23/12,  
H01L23/36

## 調査を行った分野

## 調査を行った最小限資料(国際特許分類(IPC))

Int.Cl.<sup>7</sup> H05K1/05, H05K1/02, H05K3/44, H01L23/12,  
H01L23/36

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

## 国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

## 3. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 7-307533 A (株式会社オーケープリント) 1995.11.21, 【0010】～【0012】，図1 (ファミリーなし)	1-2, 7
Y		3-6, 8-14
X	J P 2002-280686 A (日本アビオニクス株式会社) 2002.09.27, 図1 (ファミリーなし)	1-2, 7
Y		3-6, 8-14

✓ C欄の続きにも文献が列挙されている。

「パテントファミリーに関する別紙を参照。」

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

20.06.2005

## 国際調査報告の発送日

06.7.2005

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官(権限のある職員)

3S	8811
----	------

長屋 陽二郎

電話番号 03-3581-1101 内線 3391

C(続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 4-359586 A (日本電気株式会社) 1992.12.11, 図1 (ファミリーなし)	3, 13